

PEX-H530922

Base Configuration PoCL 対応 CameraLink 入力(2CH)



RoHS

概要

本製品は、PCI Express に準拠し、CameraLink 規格、PoCL(Power over CameraLink)に対応した画像入力製品です。2 台の Base Configuration カメラからの画像データをキャプチャすることができます。PoCL 規格を採用しているため、PoCL 対応カメラにはケーブル 1 本で映像データの伝送、電源供給、制御ができます。バスマスタ転送方式で、画像データをコンピュータのメインメモリへダイレクトに高速転送できます。512MB のオンボードメモリを搭載しており、PCI Express の転送効率に関係なく、キャプチャすることができます。カメラの仕様に応じた画像フォーマットでキャプチャを行うことができます。1 フレーム内の指定領域だけをキャプチャすることができます。画像の水平ピクセル数と垂直ライン数を任意に減らすことができ、1 フレーム当たりのサイズを減らした状態で、画像をキャプチャすることができます。CameraLink 規格に準拠した CC1 信号、CC2 信号、CC3 信号、CC4 信号の出力を制御することができます。CameraLink 規格に準拠したシリアル通信を行うことができます。FA 用途に最適なデジタル入出力信号を装備し、外部信号をトリガとするキャプチャ等を行うことができます。

特長

●CameraLink 規格のカメラに対応

最大ピクセルクロック 85MHz のエリアカメラ、ラインカメラへ接続することができます。Base Configuration に準拠した入力方式に対応しています。RGB24 ビットカラーカメラと、8 ビット/10 ビット/12 ビット/14 ビット/16 ビットのモノクロカメラに対応しています。Base Configuration カメラを 2 チャンネル接続できます。倍速モードカメラにも対応しています。(原画像キャプチャのみ対応。)
エリアカメラの場合、最大取り込み解像度は 65535(H)×4095(V)となります。(原画像キャプチャ時の解像度。画像解像度は 8191(H)×4095(V))
ラインカメラの場合、水平最大取り込み解像度は 1 ライン当たり 65535 ピクセルとなります。

●メインメモリへのキャプチャ

指定したメインメモリへ画像データを DMA 転送することができます。画像データを高速にキャプチャすることができるので、カメラの描画処理に最適です。

●カメラコントロール信号制御

カメラの外部トリガシャッタの制御等に活用できます。本製品からのトリガ要因で CC1～CC4 端子からカメラコントロール信号を出力することができます。指定したパルス幅で信号を出力することができます。外部トリガとしてデジタル入力端子を使用して CC 信号を出力することができます。デジタル入力信号をスルーで出力することもできます。

●シリアル通信

シリアル通信でカメラとのデータの送受信ができます。カメラ本体の設定を変更したい場合に活用できます。

●トリガ機能

トリガ機能として、以下の機能をサポートします。トリガ発生時は、トリガ発生要因のフラグを立てると共に、割り込みを発生させることもできます。(フラグを立てるだけで、割り込みを発生させないこともできます。)

(1)インターバルタイマトリガ

設定したインターバルタイマの周期ごとにトリガを発生させることができます。

(2)エンコーダカウンタトリガ

設定したエンコーダの周期ごとにトリガを発生させることができます。

●エンコーダインタフェース

画像入力タイミング制御用途として、エンコーダインタフェースを搭載しています。
接続できるエンコーダ信号はラインドライバ出力(インクリメンタル方式)です。
対象ワークの周期的な速度の変動に対しても、適切なフレームレートでキャプチャできます。

(1)入力方式

シングルエンド入力方式のエンコーダカウンタを 2 個, 差動入力方式のエンコーダカウンタを 1 個搭載しています。

(2)カウントモード

各カウンタに位相差パルスカウントモード, 方向付き単相パルスカウントモードの 2 つのモードに対応しています。
エンコーダ A 相, B 相は、通常本製品内部で 1 通倍, 2 通倍, 4 通倍カウントから選択できます。
最大入力周波数は 1MHz です。
4 通倍モード時は、最大入力周波数×4 倍の周波数(4MHz のレート)でカウントできます。

(3)原点での自動カウンタクリア機能

原点信号(Z 相)を入力することにより内部のカウンタをクリアすることができるため、位置の自動補正を行うことができます。

(4)デジタルフィルタ機能

ノイズによる誤カウント防止のためデジタルフィルタ機能を搭載しています。
デジタルフィルタの時間の長さは最短 100ns～最長 327.67ms 間の値(最小 100ns 単位の設定)を選択できます。

(5)トリガによるカウントスタート

以下のトリガでカウントスタートすることができます。

- ・エンコーダパルス入力
- ・デジタル信号入力
- ・原点信号(Z 相)入力

●インターバルタイマ搭載

1 μ s 単位でカウントアップする 24 ビットのインターバルタイマカウンタを搭載しています。

●トリガによるキャプチャ開始

外部トリガのタイミングで転送をスタートすることができます。
・デジタル入力エッジのタイミングで転送をスタートすることができます。
・インターバル周期一致のタイミングで転送をスタートすることができます。
・エンコーダカウンタ周期一致のタイミングで転送をスタートすることができます。

●デジタル入出力信号を装備

FA 用途に最適なデジタル入出力信号(入出力 8 点)を装備し、カメラの制御や外部信号をトリガとするキャプチャ等を行うことができます。

フロントパネルに 8 点, 本製品上のコネクタに 8 点の 16 点を搭載しています。(オプションケーブル(COP-5301)使用時)

※ フロントパネル側(CN3):オプションケーブル(COP-5302)が必要になります。

オンボード側:オプションケーブル(COP-5301)が必要になります。

●フォトカプラ絶縁のデジタル入出力

デジタル入出力部が内部回路と電氣的に分離されているので、外部接続機器からのノイズ等による誤動作を防止することができます。

●外部電源不要のデジタル入力(DC+5V～DC+24V 対応)

デジタル入力は無電圧接点で、外部電源を必要としません。また、入力信号電圧は、DC+5V～DC+24V に対応しています。

●多点の外部割り込み入力

デジタル入力の 8 点全てを、外部割り込み入力信号として使用することができます。

対応 OS

Windows 2000
Windows XP
Windows XP Embedded
Windows XP x64
Windows Vista
Windows Vista x64
Windows Embedded Standard 2009
Windows 7
Windows 7 x64
Windows Embedded Standard 7
Windows 10 x64
Windows 10 IoT Enterprise x64
Windows Server 2003
Windows Server 2003 x64
Windows Server 2008
Windows Server 2008 x64
Windows Server 2016 for Embedded Systems Standard

注意事項
・本製品は使用している Xilinx 社製 FPGA の不具合のため PCI Express の ASPM(Active State Power Management)に対応していません。 BIOS, OS の設定両方で ASPM を無効にしてご使用ください。詳細は FAQ No.939 を参照ください。

ハードウェア仕様一覧

項目	内容
質量[kg]	0.2
MTBF[時間]	205536
対応バス	PCI Express Base Specification Rev. 1.0a x4
占有スロット数	1 スロット
占有メモリサイズ	4KB+1MB+64KB+1MB+4MB
外形サイズ	ショートサイズ[165.00(D)×106.65(H)]単位[mm] ※基板部のみ
電源仕様	DC+3.3V(±9%):1.1A(TYP) DC+12V(±8%):0.15A(TYP) ※ 接続するカメラによって電流値が異なります。
使用環境条件	周囲温度:0℃～50℃, 湿度:20%～90%(非結露)
I/O コネクタ	CN1,CN2:26 ピン MiniCameraLink コネクタ(LVDS)(メス) CN3:10 ピンデジタル入出力コネクタ(オス) CN4:15 ピン D-sub コネクタ(メス) 使用コネクタ: CN1,CN2:HDR-EA26LFYPG1-SLG+(本多通信工業製)(相当品) CN3:DF11-10DP-2DS(ヒロセ電機製)(相当品)(勘合ネジサイズ:M3) CN4:17DE-13150-C(第一電子工業製)(相当品) ジャックソケット:17L-003B5-CF(第一電子工業製)(相当品)(勘合ネジサイズ:M3)